

文章编号: 1000-8349(2006)01-0001-15

# 高精度时间间隔测量技术与方法

张 延<sup>1,2</sup>, 黄佩诚<sup>1</sup>

(1. 中国科学院 上海天文台, 上海 200030; 2. 中国科学院 研究生院, 北京 100039)

**摘要:** 时间间隔测量技术, 尤其是高精度的时间间隔测量技术意义重大。不论是电信通讯、芯片设计等工程实践, 还是原子物理、天文观测实验等理论研究, 以及激光测距、卫星定位等航天军事技术, 都离不开高精度的时间间隔测量技术。经过几十年的研究, 目前已经有多种测量方法。在阐明插值原理之后, 依次介绍了直接计数法、扩展法、时间幅度转换法、游标法、抽头延迟线法和差分延迟线法等主要方法。然后对影响测量的几个因素, 包括非线性和不定态作了讨论。针对这些不良影响, 还探讨了一些提高精度和稳定度的方法, 比如非线性校正、PLL (Phase Lock Loop) 和 DLL (Delay Lock Loop) 技术。最后, 对时间间隔测量技术的前景作了展望。

**关键词:** 天文观测设备与技术; 时间间隔测量; 综述; TDC; 插值法; 扩展法; 游标法; 延迟线法; 差分延迟线法

**中图分类号:** P111; P127.1<sup>+</sup>1      **文献标识码:** A

## 1 引 言

时间间隔测量技术对国民经济与国防建设意义重大。精确的时间间隔测量技术, 尤其是皮秒 ( $1 \text{ ps} = 10^{-12} \text{ s}$ ) 量级的测量技术更为重要。它不仅在原子物理、天文实验、激光测距、定位定时、航天遥测遥控等方面, 还在 IC (Integrated Circuit) 设计中的抖动测量 (Jitter Measurement)、自动检测设备 (Automatic Test Equipment, ATE), 以及通信中角度调制信号解调 (Demodulation of Angle Modulated Signals) 和数字示波器 (Digital Oscilloscope) 等领域有着广泛的应用。此外, 它也在军事方面发挥着不可或缺的作用。因此, 世界各强国都在大力发展这一技术。

美、日、欧等国家均对时间间隔测量技术作了大量研究, 他们利用在集成电路即 VLSI (Very Large Scale Integrated) 领域的优势, 发展了大量成熟的精确测量时间间隔的技术, 用 IC 方式实现了 TDC (Time-to-Digital Converter)。美国 PTTI (Precision Time and Time Interval) 年会每年对该专题进行讨论, 美国国家科学院把它作为评估国家国防力量的重要标志之一, 并把它列为国家须大力发展的科学技术之一<sup>[1]</sup>。法国 Dassault 公司的事件计时器的精度已达

收稿日期: 2005-05-30; 修回日期: 2005-07-07

1 ps。我国对时间间隔测量技术的研究还比较少。

时间间隔测量技术由来已久，其实现电路的名称有多种，常用的有 Time Digitalizer 及 TDC。另外也有 Time Interval Counter (TIC) 或 Time Interval Meter (TIM)，以及 Time Counter (TC)。其中 TDC 的称法最为普遍。在检索论文时，上述这些词都可以作为关键词。

## 2 基本概念

### 2.1 TDC

在 TDC 中，常用到一些术语。

(1) 量程 (measurement range 或 dynamic range)

单次测量的最大时间间隔。受限于有限存储空间，实际测量电路必定有一个最大测量时间间隔，也就是量程。但具体每个电路的量程又取决于其存储空间的大小。

(2) 分辨率 (量化步长) (LSB、quantization step 或 resolution)

与数字电路中常用的 ADC (Analog-to-Digital Converter) 类似，TDC 也有最小量化步长，但它的单位与 ADC 不同，应该是时间，一般为几 ps 到几百 ps。

(3) 转换时间 (conversion time 或 dead time)

两次测量间的最小时间。因为实际电路不可能在任意小的测量时间内实现所有电路逻辑，这段由于电路逻辑方面的原因而不能测量的时间也就是 dead time。

(4) 测量精度 (uncertainty、random error、precision 或 standard derivation)

由于噪声和抖动的存在，实际测量中必然存在测量误差。这种误差通常以标准方差的形式来表示，记为  $\sigma$ 。

(5) 读取速度 (readout speed)

将测量结果通过电路读取出来的速度。这个参数对于高速测量和边读边测 (on the fly) 的工作方式很重要。

此外，为了描述测量电路的非线性 (Nonlinearity)，往往引入积分非线性 INL (Integral Nonlinearity) 和差分非线性 DNL (Differential Nonlinearity) 两个概念。这两个概念与 ADC 中的 INL 与 DNL 意义相近，具体定义参看 4.5 节。

### 2.2 事件计时

在测量控制技术方面，事件计时是一个非常重要的概念。现代测量技术中，对测量采样速率提出了很高的要求。由于时间间隔测量有其本身的特殊性，对时间间隔测量所需的时间本身也是时间间隔，测量的速率受限于被测事件的时间间隔。事件计时概念的引入能极好地解决这个问题。

以激光测距为例，设激光发射波和反射波间的时间间隔为  $T_r$ ，测得的距离则为

$$d = \frac{T_r}{2} \times c, \quad (1)$$

其中  $c$  为光速。

若激光发射的周期为  $T_s$  (代表要测量的样本周期)，当  $T_\tau < T_s$  时，可以测量所有的样本，见图 1(a)；当  $T_\tau > T_s$  时，如果采用一般时间间隔测量，就会引起部分样本丢失。当  $T_\tau$  不断增大，样本丢失的数目将增大，见图 1(b)。

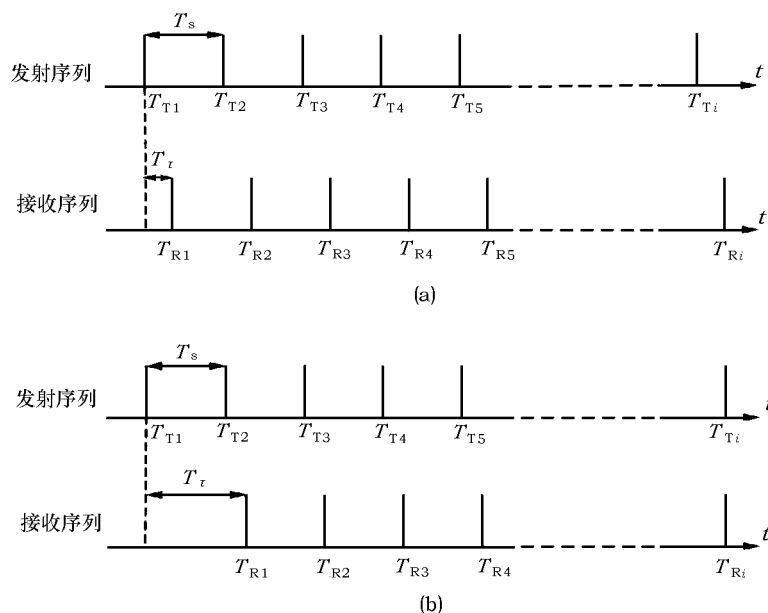


图 1 激光测距原理示意图

(a)  $T_\tau < T_s$  ; (b)  $T_\tau > T_s$  .

在引入事件计时后，对发射波和反射波分别进行事件测量，测量各自发生时的高精度时刻，也就是先测量出  $T_{Ri}$  和  $T_{Ti}$ ，有

$$T_{\tau i} = T_{Ri} - T_{Ti}, \quad (2)$$

这样就解决了样本的时间间隔大于样本周期引起的样本丢失问题。

### 3 测量方法

现代意义上的时间间隔测量始于真空管时代。几十年来其测量方法经不断改进发展，从最早的时间间隔扩展法，到现在的插值法、延迟线法，可以说是种类繁多。

按实现技术，时间间隔测量方法大致可以分为模拟与数字两大类。模拟方法被传统 TDC 所采用，需要模数转换过程 (A-D conversion)，如时间间隔扩展法 (TI stretching) 和时间 - 幅度 (time-to-amplitude) 转换法；数字方法都不需要模数转换过程，可以实现从时间到数字的直接转换，如游标法 (Vernier method)、抽头延迟线法 (tapped delay line method)，以及差分延迟线法 (differential delay line method) 或称游标延迟线法 (Vernier delay line method)。由于传统的模拟方法很难在集成电路上实现，随着半导体技术的进步和数字电路技术的成熟，现在数字方法越来越流行。这不仅仅是因为模拟方法对环境温度十分敏感，还因为它们需要比较长

的转换时间, 容易受外界扰动影响, 难以集成。因此在芯片上集成的 TDC, 不管是以 FPGA (Filed Programmable Gate Array) 还是以 ASIC (Application Specific Integrated Chip) 实现, 一般都采用数字方法。

按有无插值过程, 时间间隔测量方法又可以分为 3 类: ①没有插值过程的。这类方法不需要粗计数器, 不分时间长短, 能直接转换为数字量。它的缺点是量程比较小; ②有插值过程的, 也称为“插值法”。实现时, 这类方法需要粗计数器, 在精确时钟作用下, 统计时间间隔覆盖多少个整数周期, 并把测量开始和结束处小于一个周期的余量送进插值单元作精确测量。它的优点在于可以同时满足系统在量程和分辨率两方面的要求, 因而被广泛应用; ③游标法。采用类似游标卡尺的办法, 工作原理特殊, 可以独立分为一类。

所有测量方法 (比如插值法、延迟线法、扩展法、游标法等) 的划分不是绝对的。实际应用中, 往往不单纯使用一种方法, 而是多种方法结合使用。比如差分延迟线法, 它既采用了延迟线的结构, 也应用了游标法的原理。至于“插值法”, 更要与其他方法结合使用。也正是这个原因, 有必要在介绍具体的测量方法之前, 先介绍一下插值法的基本原理。

按照定义, 插值法是一种确定函数逼近值的方法。而在时间间隔测量中, 插值法指的是把一个时间间隔分为两部分, 周期的整数倍部分与分数部分, 如图 2 所示。整数部分从粗计数器读出, 分数部分由插值测量单元读出。其数学表示如下:

$$T = nT_p + \Delta T_1 - \Delta T_2 . \quad (3)$$

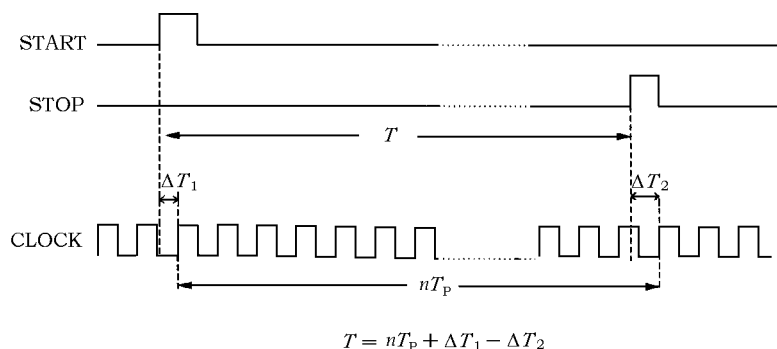


图 2 插值法原理示意图

如图 2, 时间间隔  $T$  可以分为 3 部分: 由 START 启动到标准时钟相邻上升沿的  $\Delta T_1$ 、由 STOP 到标准时钟相邻上升沿的  $\Delta T_2$ , 以及由上面两个上升沿之间的基准时钟间隔  $nT_p$ 。需要指出的是, 图中  $\Delta T_1$ 、 $\Delta T_2$  采用 STOP 和 START 到相邻第一个上升沿, 而在实际测量电路中,  $\Delta T_1$ 、 $\Delta T_2$  往往采用 STOP 和 START 到相邻的第二个基准时钟上升沿的间隔, 即等效于把  $\Delta T_1$ 、 $\Delta T_2$  都加一个周期, 其结果仍满足 (3) 式。这样做的好处是, 防止间隔太小时, 粗计数器误判一个周期; 也避免间隔太小时, 扩展法与时间-数字转换法引起比较大的非线性。

时间间隔开头和末端都用插值法的方法也叫双插值或二级插值法, 这种情况比较普遍。此外, 三级插值以及多级插值法<sup>[2]</sup>也有报道。

插值法最先与游标法一起应用, 称为 Baron method。而后又与扩展法和时间-幅度转换法混合应用, 被称作 Nutt method<sup>[3]</sup>。这两种方法其实都属于插值法范畴。商用计数器 SR620 就是采用 Nutt method, 其最高精度可达 25 ps。

### 3.1 直接计数法 (direct counter method)

由于目前高速电路的计数频率已达数 GHz, 对于纳秒量级的分辨率要求, 可以采用极高时钟频率信号进行直接计数, 这种方法的原理比较简单。但要实现 100 ps 的分辨率, 其计数频率要达到 20 GHz, 信号达到微波段。这样的信号不仅难以产生, 准确性也难以保证, 而且由于分布参数效应, 在普通电路中不易实现。因此, 目前该方法只能达到纳秒级的精度。

当然, 这种方法也有一个优点, 即只要存储单元足够, 就可以实现比较大的量程。实际应用中, 可以结合其他方法一起应用, 利用插值原理, 解决分辨率不足的问题。粗计数测量都是用这种方法, 可以说, 直接计数法是高分辨率测量的一个基础。

下面介绍的几种方法, 都是利用插值原理, 在粗测达到纳秒级的基础上, 实现皮秒量级分辨率的测量。

### 3.2 时间间隔扩展法

时间间隔扩展法历史悠久, 早在真空管时代就已经被广泛应用。它在原理上就像一个时间放大器, 靠一个电容充放电来工作。如图 3 所示, 通过控制高速开关, 用大恒流源  $I_1$  在短时间  $T$  内充电, 然后再用小恒流源  $I_2$  放电, 由于  $I_1$  远远大于  $I_2$ , 这样放电时间  $T_r$  也就远远大于充电时间  $T$ , 起到“时间放大”作用。

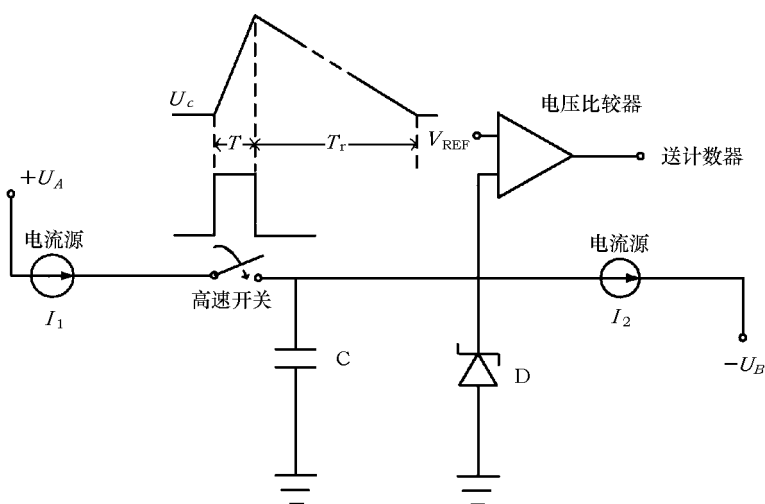


图 3 时间间隔扩展法原理示意图

已知  $I_1$  与  $I_2$  之间的比例系数  $K$ , 就可以得到扩展后的时间  $T_r$  与实际输入间隔  $T$  之间的关系:

$$T_r = KT, \quad (4)$$

其中  $K = \frac{I_1}{I_2}$ 。

然而, 由于内在缺点, 近年来时间间隔扩展法已很少应用。该方法利用对一个电容充放电进行测量, 属于模拟过程, 在集成芯片中难以采用; 而且理想的恒流源也难以实现, 因为实际恒流电路肯定会受电压漂浮、温度变化等因素的影响, 所以模拟过程的非线性不易控制。

Nutt time-interval digitizer<sup>[3]</sup> 是一种二级插值加扩展法, 它采用 100 MHz 频率 (周期  $T_0 = 10$  ns),  $K = 10^4$ , 单次分辨率可达 1 ps。但是这种电路的抖动约为 5 ps, 线性误差为 10 ps。

### 3.3 时间 - 幅度转换法

时间 - 幅度转换法由时间间隔扩展法改进而来, 它克服了时间间隔扩展法转换时间过长、非线性难以控制等问题。图 4 是时间 - 幅度转换法的原理示意。从图 4 以看出, 与时间间隔扩展法不同, 时间 - 幅度转换法把放电电流源 (见图 3) 改成了一个高速 A/D CONVERTER 加一个复位电路。

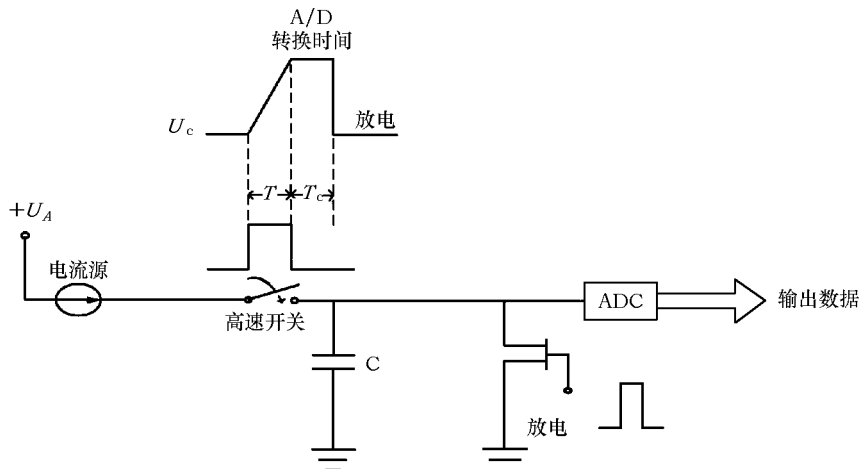


图 4 时间 - 幅度转换法原理示意图

与图 3 相比, 图 4 中用 A/D 过程代替了放电过程, 极大地减少了转换时间。因为 A/D 转换过程所需时间  $T_c$  与充电时间  $T$  本来就是在同一个数量级上, 而不像放电时间  $T_r$  远远大于实际输入间隔  $T$ 。而且这样的电路少了一个放电过程, 能够减少它的非线性。

利用现代高速的 ADC, 该法可以得到 1~20 ps 的分辨率<sup>[4~6]</sup>。传统上, 该法都是用离散器件来实现的, 但近年来也有人用 ASIC 替代离散器件, 且与 ECL (Emitter-Coupled Logic) 电路配合使用, 使精度达到 10 ps<sup>[6]</sup>。SR620 就用该法实现了最高达 25 ps 的分辨率。

时间 - 幅度转换法、时间间隔扩展法都基于模拟处理过程, 属于传统的测量方法。

### 3.4 游标法

游标法因其工作原理类似于游标卡尺而得名, 它本质上是一种数字扩展法。

假设时间间隔  $T$  用 START 作开门信号, 用 STOP 作关门信号, 用 START 启动一个周期为  $T_1$  的振荡器, 用 STOP 启动一个周期为  $T_2$  的振荡器, 其中  $T_1$  略大于  $T_2$ , 然后对两个时钟分别计数。假设  $T_1$  计数到  $n_1$ ,  $T_2$  计数到  $n_2$  时两者重合 (如图 5 所示), 则有

$$T = (n_1 - 1)T_1 - (n_2 - 1)T_2 = (n_1 - n_2)T_1 + (n_2 - 1)r, \quad (5)$$

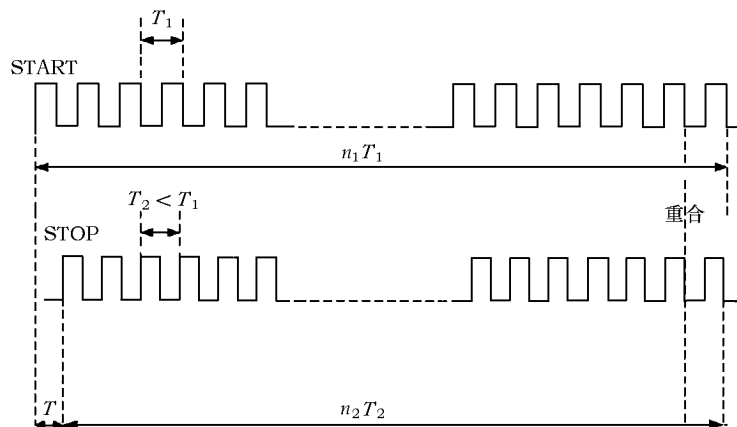


图 5 游标法原理示意图

其中  $r = T_1 - T_2$ 。

一种用游标法实现的芯片，能在 312.5 MHz 下达到 50 ps 的分辨率<sup>[7]</sup>；另一种用游标法实现的芯片，在 700 MHz 的外接频率下达到 2.3 ps 的分辨率<sup>[8]</sup>。进一步改进有望将分辨率提高到 1 ps，而要达到如此高的分辨率，关键是必须保证两个可启动振荡器的高精度与高可靠性，这具有相当强的挑战性，尤其是在比较长的时间间隔测量中。虽然理论上用游标法可以同时取得高精度和大量程，但由于设计上的困难，其高精度往往只能在短时间内保持。通常将游标法结合插值法来测量。另外，高精度的重合检测电路 (Coincidence Circuit) 也是实现精确测量不可或缺的部分。商用的 HP5370B 是采用游标法测量的典型例子，其测量精度可达 20 ps，是迄今为止最好的商用时间间隔计数器，但由于价格和市场问题，现已停产。

### 3.5 抽头延迟线法

抽头延迟线法与差分延迟线法是随着近年来大规模集成电路的应用而发展起来的。抽头延迟线法，也叫时延法。从概念上说，它比较简单。在早期，用同轴线来实现延迟线，但是为了实现高精度测量，需要数目众多的抽头，因而电路庞大，使得这个技术在当时无法推广。随着半导体技术的发展，特别是大规模集成电路的发展，这种方法被移植到集成电路上，得到迅速推广。

所谓抽头延迟线由一组延迟单元组成，理论上这组延迟单元传播时延相等，都为  $\tau$ 。而时间间隔的测量就是通过关门信号 STOP 对开门信号 START 在延迟线中的传播进行采样实现的。

抽头延迟线法的结构多种多样，下面介绍其中 3 种。

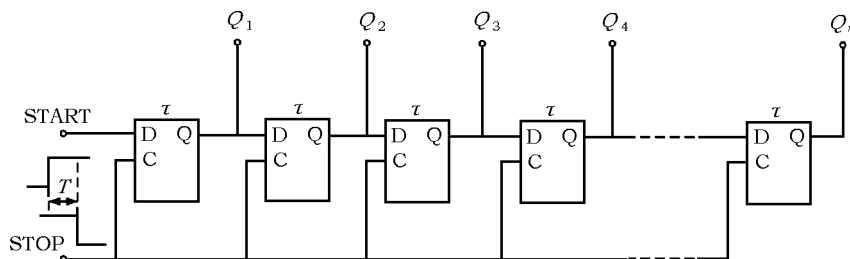


图 6 抽头延迟线法的第一种结构

图 6 所示是一种简单的延迟线, 整条延迟线由一组延迟为  $\tau$  的 LATCH 组成。这里 LATCH 由电平触发, 而非边沿触发。时间间隔  $T$  开始时, START 由低变为高, 为上升沿, 然后这个上升沿在 LATCH 中以延时  $\tau$  传播, 直到间隔结束, STOP 由高变低, 所有 LATCH 状态都被锁定, 形成类似温度计结构的输出。

这种结构的延迟单元与采样单元合二为一, 在一个 LATCH 上同时实现延迟和采样两个功能。但是随着时间间隔测量分辨率的提高, 这种方法就难以胜任了, 因为 LATCH 的延迟时间  $\tau$  往往在纳秒级, 不能满足皮秒级时间间隔测量的要求。延迟  $\tau$  的大小决定了系统最终的分辨率。

图 7 和图 8 则是由专用的延迟单元和采样单元实现抽头延迟线的另外两种结构。

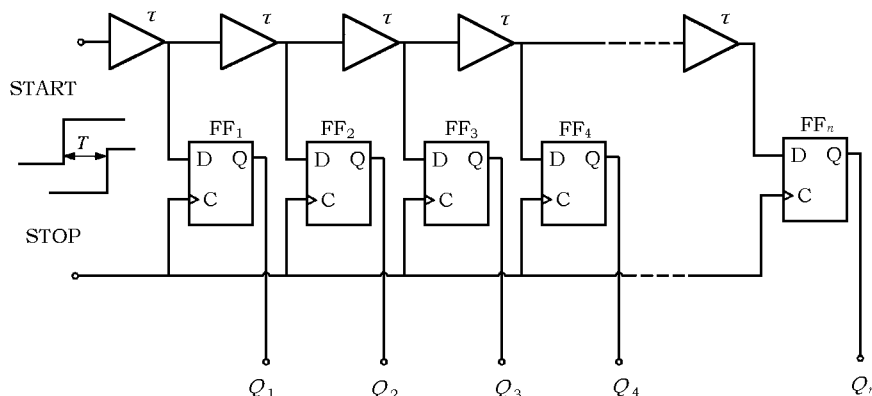


图 7 抽头延迟线法的第二种结构

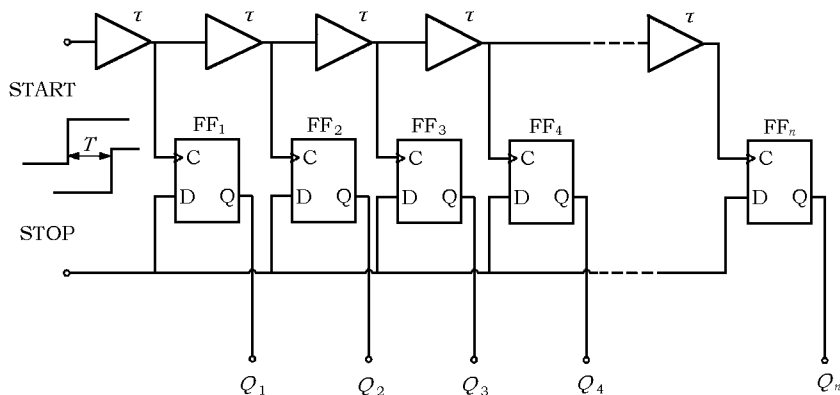


图 8 抽头延迟线法的第三种结构

图 7 中, 一个延迟时间为  $\tau$  的单元, 总是配合一个触发器 FF (Flip-Flop)。这里 FF 是上升沿触发而非电平触发。时间间隔  $T$  开始时 START 的上升沿在延迟线中传播, 结束用 STOP 的上升沿对触发器进行采样。触发器为高的最高位位置就决定了测量结果。通过译码实现从时间到数字的转换。但要实现精确测量, 输入触发器时钟端的 STOP 信号的时滞必须很小。

商用计数器 HP5371A 就采用该结构, 其分辨率达到 200 ps。这种结构也在 FPGA 中得



到了实现，其分辨率为 100 ps<sup>[9]</sup>。

图 8 所示的结构，除了 FF 中的时钟端与数据端对调，其他结构与图 7 相同，相当于一个多相位的时钟从 CLOCK 端对 STOP 信号进行采样。这样，相当于在 STOP 上升沿之后采样的 FF 皆输出高电平。

上述抽头延迟线法的 3 种结构都能直接实现时间 - 数字转换，没有任何中间的模拟过程。如果读取时间可以被忽略，则整个 dead time 就取决 LATCH 或 FF 的复位时间。因此用这种抽头延迟线法实现的 TDC 也叫 short dead-time TDC 或者 flash TDC。

这 3 种结构都较简单，它们在其他复杂结构的基础。实际上，尤其是在 ASIC 中，这些基本的结构往往需要 PLL 或 DLL 来配合，以实现高稳定性与内部延迟校正。

文献 [9~14] 介绍了基本的抽头延迟线法，而文献 [15~25] 则介绍了带 DLL(Delay Lock Loop) 与 PLL(Phase Lock Loop) 的抽头延迟线法。后者还有另外一个名称“脉冲收缩法 (pulse shrinking method)”<sup>[26]</sup>。其中，用 FPGA 实现的基本抽头延迟线法的分辨率达到 100 ps<sup>[9]</sup>；采用 ASIC 实现的抽头延迟线法，不论是基本的还是带 DLL 或 PLL 的，其分辨率一般要比 FPGA 高。在 0.7、0.8 μm 的 CMOS (Complementary-Metal-Oxide-Semiconductor) 工艺下，它的分辨率可达 20~30 ps<sup>[20]</sup>。

### 3.6 差分延迟线法

差分延迟线法可以说是由抽头延迟线法演变而来的，它由两组时延有细微差别的延迟线构成。由于工作原理类似于游标法，所以这种方法也叫游标延迟线法。

图 9 所示的是差分延迟线法的一种结构。它由一组时延为  $\tau_2$  的延迟线与另一组时延为  $\tau_1$  的触发器构成。这里的触发器同时起两个作用，一是延时  $\tau_1$ ，二是输出采样结果。值得注意的是，图 9 与图 8 的区别在于，虽然组成上都由一组延迟线加一组触发器，但它们的电路连接方式不同，图 8 中的 START 输入到延迟线，STOP 输入到触发器，而图 9 则相反。

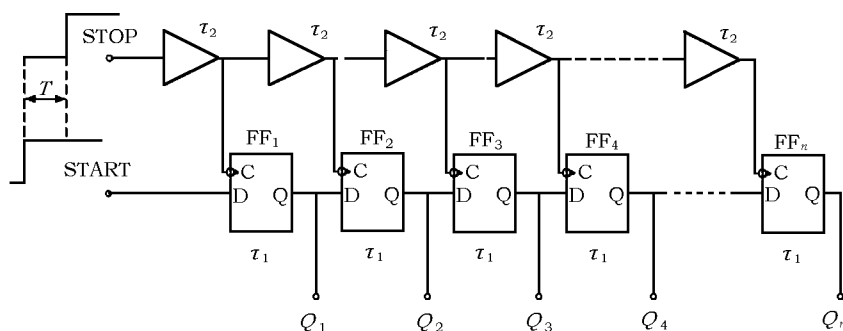


图 9 差分延迟线法的第一种结构

采用这种结构，最终系统的分辨率为

$$\tau = \tau_1 - \tau_2, \quad (6)$$

其中  $\tau_1$  略大于  $\tau_2$ 。这种差分延迟线法的解码比较简单，采样 STOP 脉冲到达以后，也会得到一个类似温度计结构的输出，即一连串 1 后加一连串 0。

图 10 是差分延迟线法的第二种结构。与第一种结构相比，第二种结构采用两个专用的延迟

线组加一个触发器组, 其时延关系也满足 (6) 式。类似于抽头延迟线法, 由于触发器时延往往在纳秒量级, 而延迟线时延很容易实现皮秒量级, 为了实现高精度测量, 第二种结构应用多些。

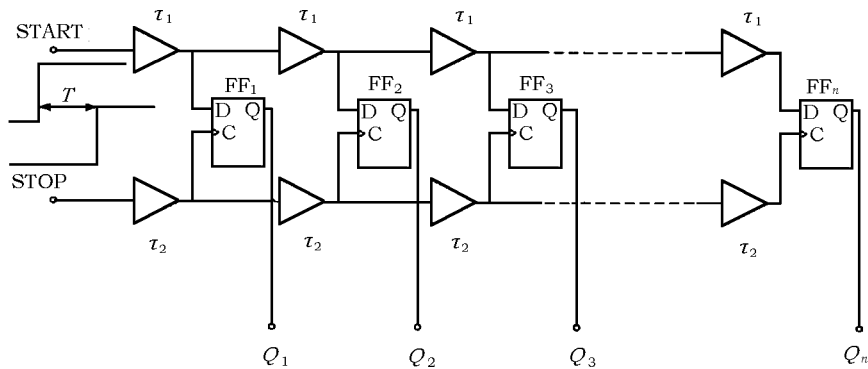


图 10 差分延迟线法的第二种结构

采用 CMOS FPGA 的差分延迟线法可以实现 200 ps 的分辨率, 43 s 的量程<sup>[14]</sup>, 有的可以达到 100 ps 的分辨率<sup>[13]</sup>。而采用 0.7  $\mu\text{m}$  CMOS 工艺的 ASIC, 可以实现 30 ps 的分辨率<sup>[24,25]</sup>。

表 1 是上述 6 种测量方法的比较。

表 1 6 种测量方法比较

名称	分类	主要特点
直接计数法	数字	测量分辨率只能达到纳秒级, 但可作为应用插值法的基础
时间间隔扩展法	模拟, 配合插值法	转换时间长, 非线性大, 不常用
时间-幅度转换法	模拟 + ADC, 配合插值法	模拟部分难以集成, 非线性难以消除
游标法	数字, 配合插值法	需要高稳定度的可启动振荡器和高精度的重合检测电路, 价格高, 技术复杂
抽头延迟线法	数字, 配合插值法	易于集成在数字电路上, 可与 PLL/DLL 配合实现高精度测量
差分延迟线法	数字, 配合插值法	易于集成在数字电路上, 结构比抽头延迟线法复杂

## 4 比较与讨论

### 4.1 单次测量与平均测量

单次测量 (Single-shot Measurement) 精度是对一个信号进行一次测量得到的, 而平均测量

(Averaging Measurement) 精度则是对可重复信号进行多次测量再经数学平均得到的, 因此它的精度可比单次测量精度高。数学上有如下关系:

$$\sigma_{\max} = \frac{T_0}{2\sqrt{N}}, \quad (7)$$

$$\sigma_{\text{av}} = \frac{\pi T_0}{8\sqrt{N}}. \quad (8)$$

其中,  $\sigma_{\max}$  为最高精度,  $\sigma_{\text{av}}$  为平均精度,  $T_0$  为参考时钟周期,  $N$  为测量次数。详细公式推导见文献 [27]。也有用这种办法提高分辨率的介绍 [28]。由于测量信号大部分是不可重复的, 所以单次测量精度是主要指标, 平均测量精度意义不大。本文中题及的精度都是指单次测量精度。

#### 4.2 分辨率与精度

第 2 节中分别介绍了分辨率与精度, 两者比较容易引起混淆。

分辨率是指将时间间隔量化后, 系统所能分辨的最小变化量, 也就是量化步长; 精度或不确定度是指实际测量结果的偏差, 它由下面几部分组成:

(1) 量化误差: 数字系统必然包含的不确定性。对均匀分布的输入时间间隔, 由于量化误差, 其平均精度可由 (8) 式得

$$\sigma_{\text{av}} = \frac{\pi LSB}{8}. \quad (9)$$

(2) 非线性: 由于模-数转换过程中恒流源的不稳定性和延迟线电长度的不均匀性, 非线性必定存在。其校正参看 4.5 节。

(3) 抖动: 产生原因很多, 包括器件内部噪声、外部时钟信号相位不稳定, 以及电源纹波。当这些因素综合作用时, 会形成一个本底值 (floor level)。一个典型系统可能有 10 ps RMS 的抖动。随着 TDC 精度要求的不断提高, 抖动成了主要的误差来源。要设计精度高于 10 ps 的 TDC, 如何消除抖动是首要问题。

#### 4.3 实现平台比较

由于数字测量方法已成为主流, 高精度时间间隔测量的实现平台大多采用大规模集成电路, 具体有 FPGA 与 ASIC 两种。文献中常以 ASIC 为主, 也有少量的 FPGA。

FPGA, 即现场可编程门阵列。相对 ASIC 来说, 它的成本低廉, 而且由于可重复编程, 容易升级改进, 设计时也不像 ASIC 那样要对物理层有深入的了解。但其分辨率不很高, 在 100~200 ps 之间。文献中有采用 Xilinx 的 Virtex 实现的抽头延迟线法 [9] 及采用 QuickLogic 的 pASIC1 实现的差分延迟线法 [12~14, 29, 30], 这两者都可以达到 100 ps 分辨率。相信半导体技术的发展会使 FPGA 中的基本单元尺寸减小, 电路时延不断降低, 用其实现的 TDC 的分辨率也会继续提高。

ASIC, 即专用芯片。其实现复杂, 不仅要求设计者有电路设计方面的经验, 而且对半导体物理工艺要有深入的了解。但同样采用抽头延迟线法或者差分延迟线法, 用 ASIC 设计通常可以取得比 FPGA 高的分辨率, 在 0.7  $\mu\text{m}$  和 0.8  $\mu\text{m}$  的 CMOS 工艺上, 可得到 20~30 ps 的分辨率。有一个比较有意思的设计 [31], 通过 RTL (Register-Transfer-Level) 层综合可以在 FPGA 上验证, 而后在 ASIC 上实现。比较这两种实现方式还能看到, 在 ASIC 上实现的分辨率比 FPGA 高, 这体现了 ASIC 的优势。

#### 4.4 触发器的不定状态

由于系统分辨率的不断提高, 所谓不定态或亚稳态 (metastability) 必然会出现。当触发器的时钟端 (C) 处于有效上升沿时, 如果此时触发器的数据端 (D、T、J、K) 也在这个时间窗附近发生变化, 那么信号的建立和保持就会发生问题, 产生不定态。对于皮秒量级的时间间隔测量, 在分辨率达到几百皮秒时, 这种暂态就难以避免。这会造成时延传播的不确定, 使触发器状态也难以预计。

有关暂态的深入讨论请参看文献 [32, 33]。

#### 4.5 非线性

扩展法中, 模-数转换过程中恒流源存在不稳定性; 时间-幅度法中, ADC 本身就存在非线性; 而抽头延迟线法和差分延迟线法中, 延迟线电长度本身就不均匀, 所以非线性在所难免。

在非线性分析中常用到两个概念: INL 和 DNL。这两个概念与 ADC 中的相似, 通常以统计方式测量。它们的定义如下: 假设一个泊松分布 (时间上随机出现) 的测试序列, 其数目  $N$  是一个足够大的数, 输入到测试 TDC 的  $M$  个量级中, 理想状态下, 每个量级测量到的次数 ( $n_s = N/M$ ) 是一样的, 而实际上  $i$  量级的测量次数是  $n_i$ , 则 DNL 为

$$l_i = \frac{n_i - n_s}{n_s}, \quad (10)$$

而 INL 为

$$L_J = \sum_{i=1}^J \frac{l_i}{M}. \quad (11)$$

一个“好”的 TDC 一般满足  $INL_{\max} \leq LSB$ , 否则就要考虑改进了。

当影响精度的非线性因素占较大成分时, 可以考虑通过非线性校正来提高精度。即按照上面概念, 统计出 INL 曲线, 然后把校正矢量存入存储器、PC 或 MCU (Micro-Controller) 中, 用该测量矢量对测量数据进行校正 [4,12~14,24]。有一个典型的应用如图 11 所示 [14]。但这种方法有一定局限, 只有当周围温度恒定时, 才考虑采用。因而更普遍的方法还是引入 DLL 或 PLL。

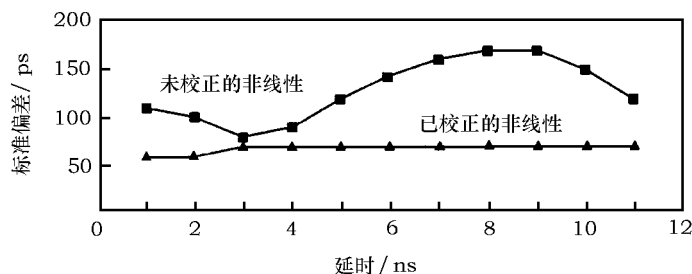


图 11 非线性校正对精度的影响 [14]

#### 4.6 PLL 与 DLL

采用抽头延迟线法或差分延迟线法的 TDC, 尤其是采用 ASIC 实现的, 大多要采用 PLL 或 DLL, 以克服延迟线时延的变化。

PLL 的典型结构如图 12 所示。PLL 出现在真空管时代, 至今仍很有效, 主要应用于频率综合和时钟数据恢复。集成 PLL 与分立器件的 PLL 的很大不同在于 VCO (Voltage Controlled Oscillator)。由于 CMOS 中实现压控延迟线 (Voltage Controlled Delay Line, VCDL) 比较容易, VCO 也可以采用基于 VCDL 的环型振荡器 (Ring Oscillator)。

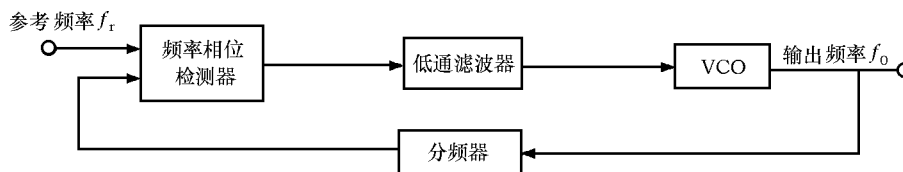


图 12 PLL 结构简图

一种典型的环型振荡器如图 13 所示, 它的延迟线由奇数个反相器构成, 输出直接返回到输入。另有一种可启动环形振荡器<sup>[11]</sup>, 采用该结构的一种四级环形振荡器可以实现 125 MHz 振荡频率, 且  $LSB = 1 \text{ ns}$ <sup>[34]</sup>。还有一种基于 PLL 的 ASIC 设计<sup>[35]</sup>, 它采用图 8 结构, 把环形振荡器各级输出作为触发器的多相位时钟输入。

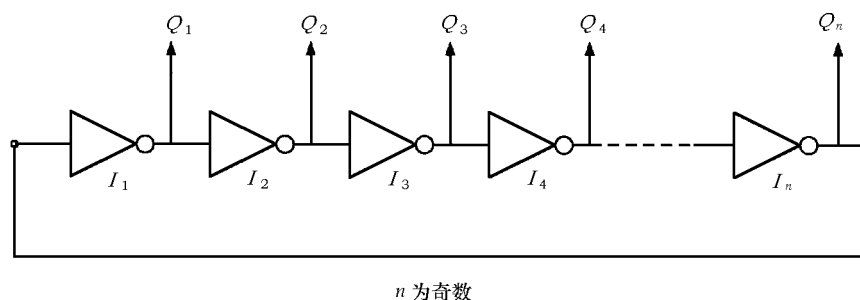


图 13 一种典型的环型振荡器结构

DLL 的结构相对 PLL 简单 (如图 14 所示), 它用 VCDL 代替 VCO, 但只能实现  $180^\circ$  以内的相位调整。最早 DLL 被称作同步延迟线 (Synchronous Delay Line)<sup>[20]</sup>, 这种延迟线由一个含开关电容低通滤波器的反馈环路来控制。有一种 TDC 设计, 它采用一个被称作 TMC (Time Memory Cell) 的压控延迟单元加一个反馈环来实现这种控制<sup>[15,16]</sup>。为得到更高的分辨率, 可以采用一个 DLL 阵列来代替单个 DLL, 这样即使用相同的工艺, 也能提高分辨率<sup>[17,18]</sup>。

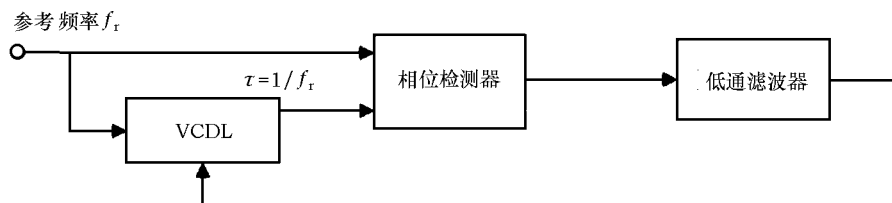


图 14 DLL 结构简图

由于具体的 PLL 和 DLL 设计牵涉比较多的 ASIC 设计内容, 这里只能作一个简要介绍, 详细实现方法参见文献 [37~39]。

## 5 展 望

本文回顾了 TDC 的实现原理和几种主要方法, 也介绍了由模拟向数字转换的趋势, 以及随着半导体技术的发展, TDC 向集成化发展的方向。由于精密的时间间隔测量技术对国防与经济建设意义十分重大, 世界各国肯定会继续投入力量, 使该技术有进一步发展。可以预计, 这种发展会有下面几个特点:

- (1) 数字技术为主流, 模拟方法由于不容易采用数字电子技术而难以推广;
- (2) 只要摩尔定律继续有效, 集成电路元件尺寸可以进一步减小, 那么采用延迟线结构实现的系统分辨率必定可以进一步提高;
- (3) 用非线性校正和 PLL/DLL 方法提高精度将成为普遍采用的技术;
- (4) 对测量精度要求的提高, 会使皮秒级以及亚皮秒级测量精度要求越来越常见;
- (5) 抖动将成为对系统的主要挑战, 精度要求在 10 ps 以下时, 首先要把抖动控制在 10 ps 以内, 才有可能满足要求。这就对系统的信号完整性提出了很高的要求;
- (6) 测量速率要求越来越高, 因此事件计时器将成为时间间隔测量控制技术的主流。

### 参考文献:

- [1] <http://books.nap.edu/catalog/10541.html>, 2003
- [2] Kalisz J, Pawłowski M, Pelka R. *IEEE Trans. Instrum. Meas.*, 1986, 35: 163
- [3] Kalisz J, Pawłowski M, Pelka R. *J. Phys. E: Sci. Instrum.*, 1987, 20: 1330
- [4] Kalisz J, Pawłowski M, Pelka R. *IEEE Trans. Instrum. Meas.*, 1993, 42: 301
- [5] Kalisz J, Pawłowski M, Pelka R. *Rev. Sci. Instrum.*, 1994, 65: 736
- [6] Määttä K, Kostamovaara J. *IEEE Trans. Instrum. Meas.*, 1998, 47: 521
- [7] Gorbics M S, Kelly J, Roberts K M *et al.* *IEEE Trans. Nucl. Sci.*, 1997, 44: 379
- [8] Otsuji T. *IEEE J. Solid State Circuits*, 1993, 28: 941
- [9] Zielinski M, Chaberski D, Grzelak S. *Metrol. Meas. Syst.*, 2003, 10: 25
- [10] Rahkonen T, Kostamovaara J. *IEEE J. Solid State Circuits*, 1991, 28: 887
- [11] Räisänen-Ruotsalainen E, Rahkonen T, Kostamovaara J. *IEEE J. Solid State Circuits*, 1995, 30: 984
- [12] Kalisz J, Szplet R, Pasierbinski J *et al.* *IEEE Trans. Instrum. Meas.*, 1997, 46: 51
- [13] Pelka R, Kalisz J, Szplet R. *IEEE Trans. Instrum. Meas.*, 1997, 46: 449
- [14] Szplet R, Kalisz J, Szymanowski R. *IEEE Trans. Instrum. Meas.*, 2000, 49: 879
- [15] Arai Y, Ohsugi T. *IEEE Trans. Nucl. Sci.*, 1989, 36: 528
- [16] Kleinfelder S, Majors J T, Blumer K A *et al.* *IEEE Trans. Nucl. Sci.*, 1991, 38: 97
- [17] Ljuslin C, Christiansen J, Marchioro A *et al.* *IEEE Trans. Nucl. Sci.*, 1994, 41: 1104
- [18] Christiansen J. *IEEE J. Solid State Circuits*, 1996, 31: 952
- [19] Arai Y, Ikeno M. *IEEE J. Solid State Circuits*, 1996, 31: 212
- [20] Mota M, Christiansen J. *IEEE J. Solid State Circuits*, 1999, 34: 1360
- [21] <http://ieeexplore.ieee.org/iel4/5355/14596/00666065.pdf?tp=&arnumber=666065&isnumber=14596>, 1997
- [22] <http://ieeexplore.ieee.org/iel5/6311/16893/00780803.pdf?isnumber=16893&prod=CNF&arnumber=780803&arSt=537&ared=540+vol.2&arAuthor=Mantyniemi%2C+A.%3B+Rahkonen%2C+T.%3B+>

- Kostamovaara%2C+J, 1999
- [23] <http://ieeexplore.ieee.org/iel5/7787/21411/00993038.pdf?tp=&arnumber=993038&isnumber=21411>, 2002
  - [24] <http://ieeexplore.ieee.org/iel5/7897/21766/01009890.pdf?tp=&arnumber=1009890&isnumber=21766>, 2002
  - [25] Dudek P, Szczepanski S, Hatfield J V. IEEE J. Solid State Circuits, 2000, 35: 240
  - [26] <http://ieeexplore.ieee.org/iel5/8892/28114/01257173.pdf?tp=&arnumber=1257173&isnumber=28114>, 2003
  - [27] Jozef K. Metrologia, 2004, 41: 17
  - [28] Maatta K, Kostamovaara J. IEEE Trans. Instrum. Meas., 1998, 47: 521
  - [29] Kalisz J, Szplet R, Pelka R *et al.* IEEE Trans. Instrum. Meas., 1997, 46: 851
  - [30] Kalisz J, Szplet R, Pelka R *et al.* J. Opt., 1998, 29: 199
  - [31] Antonio H C, Gordon W R. IEEE Trans. VLSI, 2004, 12: 79
  - [32] Veendrick H J M. IEEE J. Solid State Circuits, 1980, 15: 169
  - [33] Horstmann J U, Eichel H W, Coates R L. IEEE J. Solid State Circuits, 1989, 24: 146
  - [34] Loinaz M J, Wooley B A. IEEE J. Solid State Circuits, 1995, 30: 1339
  - [35] Arai Y, Ikeno M. IEEE J. Solid State Circuits, 1996, 31: 212
  - [36] Bazes M. IEEE J. Solid State Circuits, 1985, 20: 1265
  - [37] <http://ieeexplore.ieee.org/iel5/6599/17620/00813351.pdf?tp=&arnumber=813351&isnumber=17620>, 1998
  - [38] Wang C S. IEEE Trans. Nucl. Sci., 2004, 51: 1349
  - [39] Jung Y J, Lee S W, Shim D *et al.* IEEE J. Solid State Circuits, 2001, 36: 784

## High-Precision Time-Interval Measurement Techniques and Methods

ZHANG Yan<sup>1,2</sup>, HUANG Pei-cheng<sup>1</sup>

(1. Shanghai Astronomical Observatory, Chinese Academy of Sciences, Shanghai 200030, China; 2. Graduate School of the Chinese Academy of Sciences, Beijing 100039, China)

**Abstract:** This is a review of time-interval measurement methods and techniques. The paper begins with the definition of TDC or Time to Digit Converter. The interpolating principle, which modern TDC with high resolution and large dynamic range bases on, is introduced in the following. The mainstream time-interval measurement methods, including the direct counter method, TI stretching method, time-to-amplitude method, Vernier method, tapped delay line method and differential delay line method are described in detail. Detrimental factors, such as nonlinearity and metasability, which undermine the high precision, are also presented. To minimize these effects, the nonlinearity correction method, PLL and DLL techniques are given. In addition, the future for time-interval measurement is prospected.

**Key words:** astronomical facilities and technique; time-interval measurement; review; TDC (Time-to-Digital Converter); interpolating method; TI stretching method; Vernier method; tapped delay line method; differential delay line method